

Abschlußbericht zum GSI-Projekt:

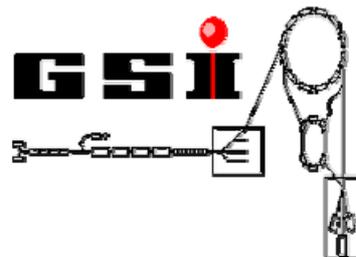
Inter-DDS-Kommunikation

Berichtszeitraum: 01. Juni 2007 bis 30. November 2008



Prof. Dr. K. Fricke-Neuderth
Dr. Bernhard Zipfel
Dipl.-Ing. Marco Weiß

Hochschule Fulda
Fachbereich Elektrotechnik und
Informationstechnik



Dr.-Ing. Harald Klingbeil

GSI
Helmholzzentrum für
Schwerionenforschung GmbH

Inhaltsverzeichnis:

1.	Aufzählung der wichtigsten Ergebnisse	2
1.1.	Einleitung	2
1.1.1.	Technische Vorgaben	3
1.2.	Status der Arbeiten.....	3
1.2.1.	Konzeptarbeit	3
1.2.2.	Einrichtung und Test der optischen Schnittstellen.....	5
1.2.3.	Softwareentwicklung	5
2.	Vorhabensplanung	8
2.1.	Vergleich des Stands des Vorhabens mit der Planung	8
2.2.	Status der Anwendungen	9
2.2.1.	Übertragungskonzept	9
2.2.2.	Optische Schnittstellen.....	9
2.2.3.	Softwareentwicklung	9
2.3.	Änderungen zur Planung.....	10
3.	Verwertungsplan	10
4.	Ausblick	11
5.	Gesamtliste der Veröffentlichungen und Vorträge	11
5.1.	Referenzen.....	11
5.2.	Weitere Veröffentlichungen	12

Autor:	Datum:	Dateiname:	Version:	Seitenzahl:
M. Weiß	08.06.2009	Abschlußbericht Inter-DDS-Kommunikation	1.0	1 von 13

Zuwendungsempfänger: HS-Fulda (Fachbereich Elektrotechnik und Informationstechnik, Prof. Dr. K. Fricke-Neuderth)	Förderkennzeichen: FUFRI1
---	----------------------------------

Vorhabensbezeichnung: (Thema)
Inter-DDS-Kommunikation

Laufzeit des Vorhabens:
1½ Jahre ab 01.06.2007

Berichtszeitraum
01.06.2007 bis 30.11.2008

1. Aufzählung der wichtigsten Ergebnisse

Aufzählung der wichtigsten wissenschaftlich-technischen Ergebnisse und anderer wesentlicher Ereignisse.

1.1. Einleitung

Dieses Dokument zählt die Arbeiten auf, die zum GSI-Projekt "Inter-DDS-Kommunikation" geleistet wurden. Es beschreibt die erreichten Ergebnisse und zeigt für die Zukunft weiterführende Arbeiten und Optionen auf.

Moderne Hochenergie-Synchrotrons und Speicherringe, wie der bei der GSI im Rahmen des Fair-Projektes geplante SIS 100/300, werden mit Kavitäten betrieben, die sich in verschiedenen Betriebsräumen rund um das Synchrotron befinden. Die Entfernungen zwischen den Betriebsräumen können mehrere hundert Meter betragen. Die Kavitäten bekommen die Betriebsfrequenzen von DDS vorgegeben, die die digitalen Frequenzdaten vom Kontrollsystem des Synchrotrons und Korrekturdaten eines DSP-Systems in analoge Frequenzen wandeln.

Bei der GSI wurde zu diesem Zweck das FIB-DDS entwickelt, welches aus einem FIB-Board, einer FPGA-Platine mit verschiedenen Schnittstellen und einer aufgesteckten DDS-Platine besteht. Der FPGA verwaltet die Schnittstellen zum Kontroll- und Korrektursystem, Referenzfrequenzeingänge und optische Schnittstellen und berechnet die Betriebsfrequenz, die dann von der DDS erzeugt wird.

Um den Betrieb eines solchen Synchrotrons zu ermöglichen, ist es erforderlich, dass alle Kavitäten und damit auch alle DDS im Nanosekundenbereich synchron laufen. Zu diesem Zweck stehen in jedem Betriebsraum zwei synchrone Referenzfrequenzen des so genannten BuTiS-Systems zur Verfügung.

Ziel dieses Projektes war es, eine Datenkommunikation zwischen mehreren FIB-DDS über die optischen Schnittstellen der Geräte aufzubauen, Frequenzdaten zu übertragen und die DDS miteinander zu synchronisieren, sodass in jedem

Autor:	Datum:	Dateiname:	Version:	Seitenzahl:
M. Weiß	08.06.2009	Abschlußbericht Inter-DDS-Kommunikation	1.0	2 von 13

Betriebsraum synchrone Betriebsfrequenzen an die Kavitäten übergeben werden können.

1.1.1. Technische Vorgaben

Die zu verbindenden Betriebsräume sind mehrere hundert Meter von einander entfernt.

Die Verbindungen sollen nach momentanem Planungsstand über Multimode-Glasfaserkabel aufgebaut werden.

Als HF-Komponenten dienen die bei der GSI entwickelten Fib-DDS mit einem Altera Cyclone FPGA und einem optischen Link mit 100MHz Taktrate.

Als VHDL-Entwicklungsumgebung dient die Software Quartus 8.1 Web-Edition der Firma Altera.

1.2. Status der Arbeiten

1.2.1. Konzeptarbeit

Es wurden mehrere Übertragungskonzepte entwickelt, die, aufbauend auf der vorhandenen Technik, die Übertragung von Frequenzdaten und die Synchronisation der DDS gewährleisten sollen. Zwei verschiedene Konzepte erwiesen sich in der Simulation als machbar:

1. Übertragung der DSP-Daten

Dieses System setzt voraus, dass in jedem Betriebsraum die Daten des Kontrollsystems zur Verfügung stehen. Ein DSP-System zur Korrektur der Strahlphase ist in einem Betriebsraum mit der Master-DDS untergebracht. Es liefert in Abhängigkeit von Soll- und Ist-Wert der Strahlphase ein 16-Bit Frequenzwort. Über den optischen Link werden nun nur die Frequenzdaten des DSP-Systems zur Strahlphasenkorrektur von der Master-DDS zu mehreren Slave-DDS übertragen. An Master und Slave müssen die Daten synchron zu einer Taktflanke des BuTiS-Systems auf die Frequenzdaten des Kontrollsystems aufgerechnet werden. So ergeben sich in allen DDS gleiche Frequenzwörter, welche in analoge Signale umgewandelt werden. Das Konzept wird in Abbildung 1 grafisch erläutert.

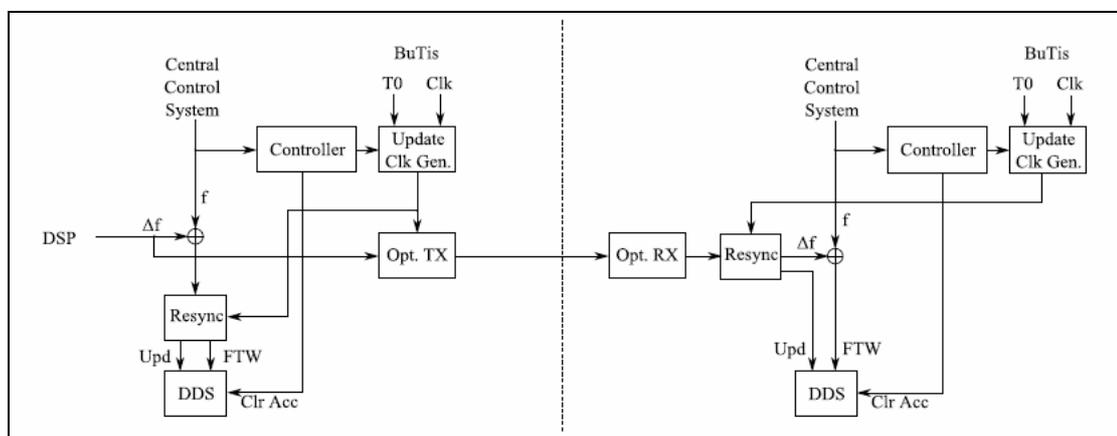


Abbildung 1: Übertragung von DSP-Daten

Autor:	Datum:	Dateiname:	Version:	Seitenzahl:
M. Weiß	08.06.2009	Abschlußbericht Inter-DDS-Kommunikation	1.0	3 von 13

Die Vorteile dieses Konzeptes liegen darin, dass die Frequenzdatenpakete, die im μs -Takt vom Kontrollsystem über die Backplane an die Fib-DDS übergeben werden, in voller zeitlicher Auflösung von der DDS umgesetzt werden. Nur die Korrekturdaten des DSP-Systems, die im $10\mu\text{s}$ -Takt an den Master übergeben werden, werden eins zu eins zu den Slaves übertragen. Die Größe der Datenpakete ist mit 16 Bit verhältnismäßig klein.

Die Nachteile liegen im höheren technischen Aufwand, der betrieben werden muss damit die Daten des Kontrollsystems in allen Betriebsräumen synchron zur Verfügung stehen. Ein System, welches dies zu leisten im Stande ist, steht momentan an der GSI nicht zur Verfügung. Des Weiteren müssen nicht nur die Fib-DDS sondern auch die Funktionsgeneratoren, welche die Kontrollsystemdaten an die Fib-DDS übergeben, synchronisiert werden, was einen höheren Anspruch an die Umgebungshardware und die Anbindung an den BuTiS-Takt bedeutet.

2. Übertragung der gesamten Frequenzdaten

Bei diesem Konzept werden die kompletten Frequenzwörter, bestehend aus Backplane-Daten, DSP-Daten und Offsetdaten, als 40-Bit *Frequency-Tuning-Word* von der Master-DDS zur Slave-DDS übertragen.

Der Master bekommt die Frequenzdaten vom Kontrollsystem und dem DSP-System, berechnet das *Frequency-Tuning-Word* und überträgt dieses zu einer positiven Flanke des BuTiS-T0-Takts (100kHz) über die optische Schnittstelle zu den Slave-DDS. Auf allen Fib-DDS wird das *Frequency-Tuning-Word* nun zur nächsten positiven T0-Flanke synchron die DDS übergeben. Die Ausgangsfrequenzen sind nun synchron. Das Konzept wird in Abbildung 2 grafisch erläutert.

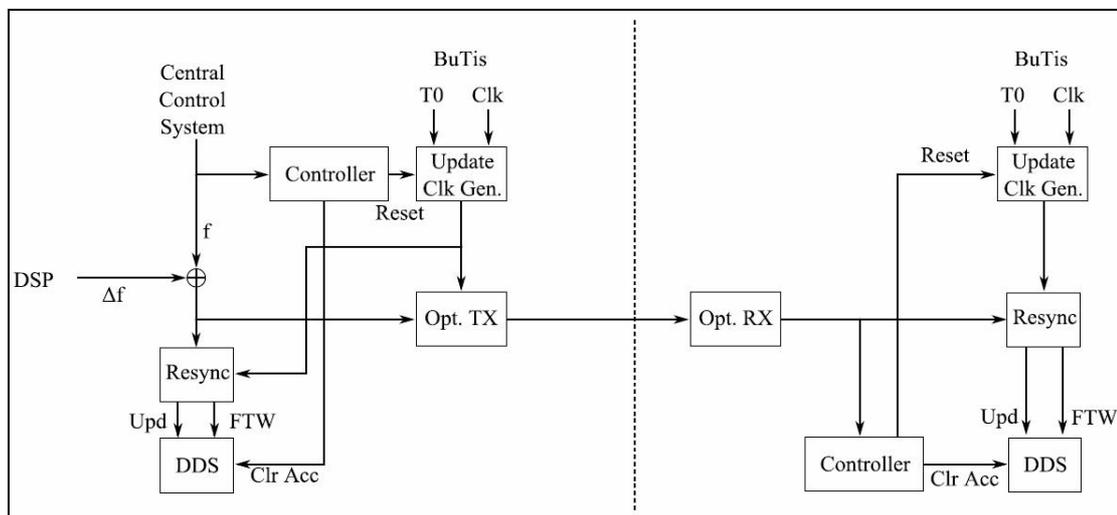


Abbildung 2: Übertragung der kompletten Frequenzwörter

Die Vorteile dieses Konzeptes liegen vor allem im einfacheren hardware-technischen Aufbau des Systems. Die Frequenzdaten des Kontrollsystems müssen nur an der Master-DDS zur Verfügung stehen, es muss keine zusätzliche Hardware synchronisiert werden und die Synchronisation auf den BuTiS-Takt ist einfacher als bei Konzept 1.

Nachteilig ist, dass bei einer Taktfrequenz auf dem optischen Link von 100MHz, einer daraus resultierenden Übertragungsfrequenz von 50MHz

Autor:	Datum:	Dateiname:	Version:	Seitenzahl:
M. Weiß	08.06.2009	Abschlußbericht Inter-DDS-Kommunikation	1.0	4 von 13

(siehe 1.2.3), der Paketgröße von 48 Bit und den Signallaufzeiten zwischen den Betriebsräumen nur jedes 10 Frequenzwort übertragen und verarbeitet werden kann. Das System verliert dadurch auf die Ausgangsfrequenz bezogen stark an Genauigkeit.

1.2.2. Einrichtung und Test der optischen Schnittstellen

Zur Übertragung von Daten über die optische Schnittstelle wurde das VHDL-Programm *direkt_optical_link* entwickelt. Es ermöglicht Datenpakete variabler Bitlänge von einem Fib-DDS zu einem Zweiten zu versenden. Die Daten werden auf der optischen Schnittstelle im Manchester-Code übertragen. Bei der Manchester-Codierung ist die Information in den Flanken enthalten. Es gibt keine DC-Anteile im Übertragungskanal, wodurch die MC dem Bandpassverhalten des optischen Links gerecht wird.

Bei der Implementierung wurden zwei für die Übertragung unabdingbare Funktionen erstellt. Der Encoder im Sender und der Decoder im Empfänger.

Der Encoder hat die Aufgabe das Sendesignal zu codieren. Er nimmt die Datenpakete parallel auf und wandelt sie in serielle Datenströme. Diese werden jeweils mit zwei Startbits versehen, die am Empfänger zur Detektion neuer Datenpakete notwendig sind. Danach werden die Signale negiert und an den optischen Link übergeben.

Der Decoder muss die ankommenden Daten wieder in Nutzsignale wandeln. Dazu bedient er sich im Wesentlichen zweier Funktionen, einem Komparator zur Flankenerkennung und einer Auswertelogik zur Verarbeitung der Flanken. Der Komparator bekommt das Eingangssignal des optischen Links und meldet einkommende Flanken an die Auswertelogik. Des Weiteren gibt er an, ob es sich um positive oder negative Flanken handelt. Die Auswertelogik wiederum filtert die Hilfsflanken der Manchestercodierung heraus, erkennt die Startbits und wertet die Nutzflanken aus. Der hier entstehende serielle Datenstrom wird danach wieder in parallele Datenpakete gewandelt.

Zum Test der optischen Schnittstellen wurde ein FPGA-Programm entwickelt, welches Daten über die serielle Schnittstelle des FIB-Boards aufnimmt und über die optische Schnittstelle zu einem Empfänger-FIB-Board überträgt. Dieses gibt die Daten dann wiederum über die RS-232-Schnittstelle aus. Ein PC wurde mit den beiden optischen Schnittstellen verbunden. Über die Erste wurde eine zufällige Folge von 8Bit-Dualzahlen zum Sender übertragen, über die Zweite die empfangenen Daten aufgenommen. Die gesendeten und empfangenen Datenpakete wurden miteinander verglichen. In mehrtägigen Test konnten keine Übertragungsfehler festgestellt werden.

Somit ergab die Auswertung des Tests, dass die Wahrscheinlichkeit eines Übertragungsfehlers so gering ist, dass sie mit unseren Messmethoden nicht zu bestimmen ist.

1.2.3. Softwareentwicklung

Beide oben beschriebenen Konzepte wurden im VHDL-Projekt *Fib-dds* der GSI umgesetzt. Über Konstanten im VHDL-Code wird das Übertragungskonzept ausgewählt. In verschiedenen Tests stellte sich Konzept zwei als praktikabler heraus, was dazu führte, dass alle Programmteile für dieses Konzept optimiert wurden. Aus oben beschriebenen Konzept ergibt sich das Übertragungsschema in Abbildung 3.

Autor:	Datum:	Dateiname:	Version:	Seitenzahl:
M. Weiß	08.06.2009	Abschlußbericht Inter-DDS-Kommunikation	1.0	5 von 13

Das Programm ist so realisiert, dass der FPGA selbst erkennt, ob er als Master oder als Slave eingesetzt ist. Liegen verwertbare Datenpakete an der optischen Schnittstelle an, arbeitet das Fib automatisch als Slave. Liegen eine bestimmte Zeit keine Daten an, schaltet der FPGA automatisch in den Master-Betrieb um.

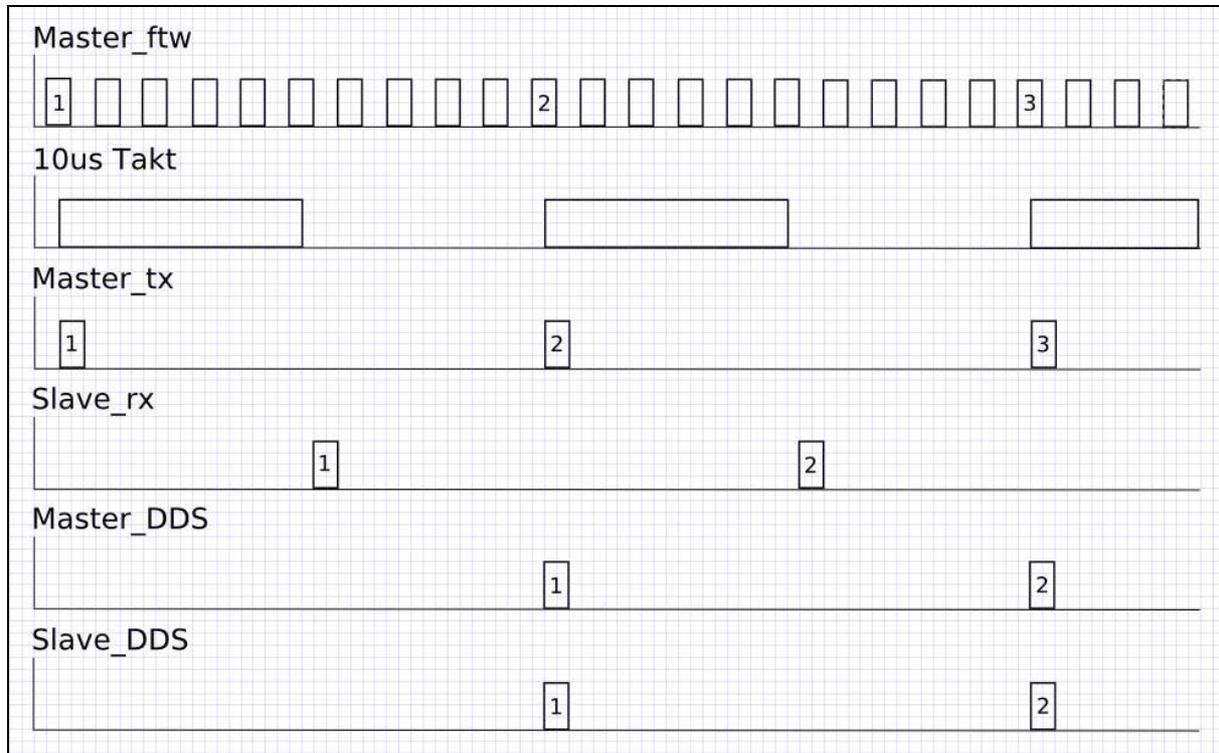


Abbildung 3: Übertragungsschema

Die neuen Programmteile *opto_tx* und *opto_rx* regeln die Übertragung über die oben beschriebenen Einheiten *direkt_optical_link_tx* und *direkt_optical_link_rx*, realisieren die nötige Zwischenspeicherung und die Synchronisation der DDS.

Ursprünglich war eine Übertragung der Daten mit einer Taktfrequenz von 100MHz vorgesehen. Durch die Manchesterkodierung resultiert in diesem Fall eine Übertragungsfrequenz von 50MHz, was empfängerseitig eine fünffach höhere Abtastung von 250MHz nötig macht. Dies ist zwar theoretisch mit dem bei der GSI eingesetzten FPGA Cyclone1 der Firma Altera möglich und auch die unter Abschnitt 1.2.2 beschriebenen Tests deuteten auf keinerlei Schwierigkeiten hin, aber bei der Umsetzung im vorhandenen und sehr umfangreichen VHDL-Projekt der GSI musste man feststellen, dass die Verwendung eines 250MHz Taktes auf dem FPGA zu Zeitverletzungen führt, die von der Entwicklungssoftware „Quartus“ nicht ausgeglichen werden können. Aus diesem Grund wurde die Taktfrequenz für die Übertragungseinheiten auf 80MHz gesenkt. Die Datenübertragung läuft auf diese Weise stabil und die Bandbreite ist immer noch ausreichend groß.

Des Weiteren wurde eine Möglichkeit geschaffen, unsynchron laufende DDS über den Triggereingang am Master zu synchronisieren. Diese Funktion ist vor allem deswegen nötig, da die HF-Komponenten weit über den Campus der GSI verteilt sind und niemals zur gleichen Zeit eingeschaltet werden können. Auch der Austausch oder der Ausfall einzelner Komponenten machen diese Funktion notwendig.

Eingebunden in das VHDL-Projekt zur Steuerung der Betriebs-DDS der GSI wurden die neuen Programme im Wesentlichen auf der Core-Ebene des Projektes. Auf

Autor:	Datum:	Dateiname:	Version:	Seitenzahl:
M. Weiß	08.06.2009	Abschlußbericht Inter-DDS-Kommunikation	1.0	6 von 13

Die Funktionen *inter_dds_com_opto_tx*, *inter_dds_com_opto_rx*, *inter_dds_com_selection* und *inter_dds_com_switch* sind neu entwickelt und eingefügt worden.

Inter_dds_com_opto_tx beinhaltet den Encoder und die zweimalige Zwischenspeicherung der Frequenzwörter zur Synchronisation mit den Slaves. Weiterhin wird in dieser Funktion das Reset-Signal des Triggereingangs in die Datenpakete eingefügt.

Inter_dds_com_opto_rx besteht hauptsächlich aus dem Decoder und der einmaligen Zwischenspeicherung der Frequenzwörter zur Synchronisation mit dem Master. Neben den empfangenen Frequenzwörtern wird noch ein Strobe-Signal ausgegeben, welches den Eingang eines gültigen Datenpaketes signalisiert.

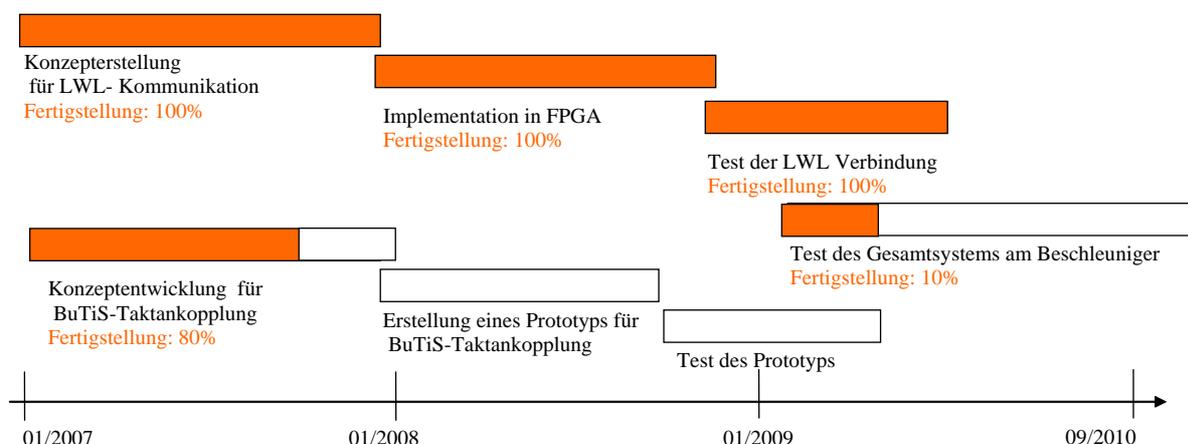
In diesen beiden Funktionen wird auch die Synchronisation auf den ButiS-T0-Takt (100kHz) realisiert. In dem die Komponente *inter_dds_com_input_vector_sync*, die für die Zwischenspeicherung der Frequenzwörter verantwortlich ist, auf eine positive Flanke des T0-Taktes die Frequenzdaten ausgibt, werden Master und Slaves miteinander synchronisiert.

Die Funktion *inter_dds_com_selection* entscheidet in Abhängigkeit des Strobe-Signals des Empfängers, ob das verzögerte Frequenzwort aus *inter_dds_com_opto_tx* (Masterbetrieb) oder das empfangene Frequenzwort aus *inter_dds_com_opto_rx* (Slavebetrieb) weiterverarbeitet wird.

Inter_dds_com_switch schaltet in Abhängigkeit von voreingestellten Konstanten die Inter-DDS-Kommunikation ein oder aus. Ist die Kommunikation ausgeschaltet werden die Frequenzwörter aus *compute_ftw* direkt an *parallel_to_fub* weitergegeben. Des Weiteren wird in dieser Funktion das Reset-Signal, welches in *inter_dds_com_opto_tx* eingefügt wurde, wieder aus dem Datensatz herausgefiltert und zur weiteren Verarbeitung ausgegeben.

2. Vorhabensplanung

2.1. Vergleich des Stands des Vorhabens mit der Planung



Autor:	Datum:	Dateiname:	Version:	Seitenzahl:
M. Weiß	08.06.2009	Abschlußbericht Inter-DDS-Kommunikation	1.0	8 von 13

2.2. Status der Anwendungen

2.2.1. Übertragungskonzept

Es wurden zwei Konzepte zur Umsetzung Inter-DDS-Kommunikation entwickelt.

1. Übertragung von DSP-Daten
2. Übertragung der gesamten Frequenzdaten

Beide Konzepte wurden auf Ihre Tauglichkeit für die Anwendungen im „FAIR“-Projekt hin untersucht und stellten sich als prinzipiell praktikabel und mit Blick auf die Anforderungen als ausreichend leistungsstark heraus.

Auf Grund des momentanen Planungsstandes bei der GSI entschied man sich für die Umsetzung von Konzept 2.

2.2.2. Optische Schnittstellen

Die optischen Schnittstellen des Fib-DDS wurden mit Hilfe des bei der GSI entwickelten VHDL-Teilprojekts „*direkt_optical_link*“ in das Fib-DDS-Projekt integriert und mit Hilfe der oben beschriebenen Testprojekte getestet. Die Übertragungssicherheit ist ausreichend hoch.

2.2.3. Softwareentwicklung

Das VHDL-Projekt zur Steuerung der Fib-DDS bei der GSI wurde um die Inter-DDS-Kommunikation erweitert. Die Übertragung von Frequenzdaten von einer Master-DDS zu mehreren Slave-DDS funktioniert ohne Einschränkungen. Die Reset-Funktion, die über den Triggereingang der Master-DDS ausgelöst wird, ermöglicht die Synchronisation aller DDS.

Das Grundprinzip des ausgearbeiteten Konzepts beruht darauf, dass die Signallaufzeiten zu allen DDS-Modulen bekannt, relativ kurz und identisch zueinander sind. Äußere Einflüsse wie Temperatur und Alterung der Komponenten werden nicht beachtet. Daher ist ein synchroner Betrieb mehrerer DDS bisher nur unter Laborbedingungen mit relativ kurzen Übertragungstrecken möglich.

Über die oben beschriebenen Funktionen hinaus wurden noch folgende zusätzliche Funktionen realisiert:

- **Abschalten der Inter-DDS-Kommunikation**

Um die parallele Weiterentwicklung des Projektes an der GSI nicht zu beeinträchtigen, wurde die Möglichkeit geschaffen, die gesamte Inter-DDS-Kommunikation samt allen Verzögerungsgliedern abzuschalten. Dies geschieht durch Setzen einer Konstanten im Grundprogramm *fib-top*.

Durch diese Funktion kann das aktuelle Programm bereits jetzt auf den Betriebs-DDS des Beschleunigers SIS18 der GSI im laufenden Betrieb eingesetzt werden, und die Inter-DDS-Funktionen in so genannten „Shut-Down-Phasen“ getestet werden.

- **Zwei Übertragungsfrequenzen**

Um Probleme bei der Übertragung von Signalen über lange Wegstrecken auf den geplanten Multimode-Glasfasern besser untersuchen zu können, wurde die Möglichkeit geschaffen, über einen Konstanten-Eintrag im VHDL-Code die Übertragungsfrequenz von 80MHz auf 10MHz zu verringern.

Autor:	Datum:	Dateiname:	Version:	Seitenzahl:
M. Weiß	08.06.2009	Abschlußbericht Inter-DDS-Kommunikation	1.0	9 von 13

- **Verkleinerung des Initialisierungsregisters und Abspeicherung im RAM**
Nach der Einbindung der Inter-DDS-Kommunikation war das VHDL-Projekt so umfangreich, dass der FPGA auf den Fib-DDS zu über 80% seiner logischen Elemente ausgelastet war. Durch diese hohe Auslastung war das Kompilierungstool der Programmierumgebung „Quartus“ nicht mehr in der Lage alle Zeitanforderungen an das Design einzuhalten. Durch eine Analyse des Gesamtprojekts stellte sich heraus, dass das Initialisierungsregister, welches einen Großteil der Auslastung ausmacht, zur Hälfte unbenutzt war. So konnte durch das Aufteilen des einen großen Registers in zwei kleine, gleichzeitiges Weglassen unbenutzter Register und das Abspeichern des Registers im zum FPGA gehörigen RAM die Auslastung um bis zu 30% gesenkt werden. Die Kompilierungszeit konnte dadurch deutlich gesenkt werden und das Kompilierungstool wurde in die Lage versetzt alle Zeitanforderungen einzuhalten.

2.3. Änderungen zur Planung

Das ursprünglich auf 3 Jahre ausgelegte Projekt wurde für einen Zeitraum von 1,5 Jahren gefördert. Aufgrund der verkürzten Bearbeitungszeit und Veränderungen die sich während der Bearbeitung ergaben, hat sich der Ablauf gegenüber der Ursprungsplanung verändert (siehe Absatz 2.1). Im Detail ergaben sich folgende Änderungen:

- Die Konzepte zur Datenübertragung auf den LWL und zur Synchronisation des DDS wurden zusammen ausgearbeitet.
- Aufgrund der Tatsache, dass das bei der GSI entwickelte Fib-DDS bereits über eine Möglichkeit verfügt, mehrere verschiedene HF-Quellen aufzunehmen konnte auf die Entwicklung eines Prototypen für die BuTiS-Ankopplung verzichtet werden. Der BuTiS-Takt kann direkt an das Fib-DDS übergeben werden.
- Auf Grund von Veränderungen im Grundprogramm für die Betriebs-DDS mussten alle entwickelten Komponenten mehrmals an die neuen Bedingungen angepasst werden.
- Das System wurde bisher nur im Testaufbau überprüft. Das Gesamtprojekt ist zwar auf die Betriebs-DDS des SIS18-Beschleunigers aufgespielt, läuft dort aber mit abgeschalteter Inter-DDS-Funktion. Ein Test der Datenübertragung am Beschleuniger war aufgrund der Auslastung des Beschleunigers im Bearbeitungszeitraum nicht möglich.

3. Verwertungsplan

Das in diesem Projekt entwickelte VHDL-Programm zur Inter-DDS-Kommunikation dient der Übertragung von Frequenzdaten zwischen weit entfernten HF-Komponenten und wird als Grundprogramm für das später im bei der GSI geplanten „FAIR“- Beschleuniger eingesetzte System zur Steuerung der Fib-DDS dienen.

Autor:	Datum:	Dateiname:	Version:	Seitenzahl:
M. Weiß	08.06.2009	Abschlußbericht Inter-DDS-Kommunikation	1.0	10 von 13

Die Konzepte zur Übertragung und Synchronisation dienen des Weiteren als Grundlage für die Entwicklung eines FPGA-basierenden universellen Kommunikationssystems zur Übertragung von Betriebs-, Frequenz- und Synchronisationsdaten zwischen verschiedenen HF-Komponenten in einem Beschleuniger.

4. Ausblick

Das in diesem Projekt entwickelte Kommunikationskonzept eignet sich für die Übertragung von Frequenzdaten von einer Fib-DDS zur anderen. Es ist in der Lage alle DDS über ein Reset-Telegramm zurückzusetzen. Darüber hinaus wird die Leistungsfähigkeit der bei der GSI eingesetzten FPGA und der optischen Links aufgezeigt. Es wird bestätigt, dass eine Übertragung von Frequenzdaten zwischen verschiedenen HF-Komponenten in für den „Fair“-Beschleuniger ausreichend kurzer Zeit möglich ist.

In weiteren Projekten ist nun die Verallgemeinerung der Datenübertragung zwischen HF-Komponenten verschiedener Art geplant.

Es wird angestrebt nicht nur Frequenzdaten, sondern auch sämtliche Betriebs- und Steuerparameter von einer zentralen Stelle zu allen HF-Komponenten übertragen zu können. Dies beinhaltet sowohl ganze Initialisierungsdatensätze für einzelne Komponenten, als auch Betriebsdaten wie beispielsweise einen Frequenzoffset oder Korrekturparameter und zusätzliche Informationen über die Phase der höheren Harmonischen.

Des Weiteren muss die Möglichkeit geschaffen werden über die Reset-Funktion hinaus weitere Triggerereignisse zu übertragen, die synchron von allen HF-Komponenten umgesetzt werden müssen. Als Beispiele für eine solche Funktion wären *Burst-Trigger* (kurzzeitiger Frequenzoffset) oder Signale für den *Bunch-to-Bucket-Transfer* zu nennen.

Ein weiterer Nachteil des jetzigen Konzeptes liegt darin, dass nur jedes 10. Frequenzwort übertragen wird, was sich nachteilig auf die Genauigkeit der Ausgangsfrequenz auswirkt. Der Nachteil dieses Konzeptes ist also die beschränkte Übertragungsrate. Ziel weiterführender Arbeiten sollte es daher sein, alle im μ s-Takt über die Backplane eintreffenden Frequenzwörter über die optische Schnittstelle zu übertragen. Das Übertragungskonzept ist hierfür zu überarbeiten.

5. Gesamtliste der Veröffentlichungen und Vorträge

5.1. Referenzen

- [1] K. Fricke, B. Zipfel, H. Klingbeil: 1. Statusbericht zum GSI-Projekt: *Digitale HF-Regelungen für den flexiblen Einsatz in Synchrotrons*. 16.1.2005.
- [2] B. Zipfel, K.Fricke, H. Klingbeil, M. Kumm, P. Moritz: *Analysis of a Digital Beam Phase Control System*.
Workshop on Low Level RF- LLLRF05. October 10-13, 2005 CERN, Geneva,

Autor:	Datum:	Dateiname:	Version:	Seitenzahl:
M. Weiß	08.06.2009	Abschlußbericht Inter-DDS-Kommunikation	1.0	11 von 13

Switzerland. Homepage und Dokumentenserver Workshop LLRF05:

<http://indico.cern.ch/conferenceDisplay.py?confId=a05>

- [3] K. Fricke, B. Zipfel, H. Klingbeil: 2. Statusbericht zum GSI-Projekt: *Digitale HF-Regelungen für den flexiblen Einsatz in Synchrotrons*. 16.1.2006.
- [4] K. Fricke, B. Zipfel, H. Klingbeil: Abschlussbericht zum GSI-Projekt: *Digitale HF-Regelungen für den flexiblen Einsatz in Synchrotrons*. 7.2.2007.
- [5] K. Fricke, B. Zipfel, H. Klingbeil: Statusbericht zum GSI-Projekt: *Digitale Kavitätenregelungen für doppelt harmonische Beschleunigersysteme*. 20.4.2008.
- [6] K. Fricke, M. Weß, H. Klingbeil: Statusbericht zum GSI-Projekt: *Inter-DDS-Kommunikation*. 17.12.2007.
- [7] H. Klingbeil, P. Hülsmann, P. Moritz, G. Schreiber, B. Zipfel, "Technical Concept Cavity Synchronization", Rev. 0.91, GSI, 2005
- [8] B. Zipfel, "BZ41018. Phasen und Amplitudendetektion mit dem DSP Sundance SMT374-6713 Dual", GSI, 2004
- [9] H. Klingbeil, B. Zipfel, M. Kumm and P. Moritz: 'A Digital Beam-Phase Control System for Heavy-Ion Synchrotrons', IEEE Transactions on Nuclear Science, Vol. 54, No. 6, Part 2, p.2604-2610, December 2007
- [10] M. Mehler, H. Klingbeil, K.P. Ningel, B. Zipfel, „A Longitudinal Feedback System for SIS100“, GSI Jahresbericht 2007
- [11] M. Mehler, H. Klingbeil, U. Laier, K.-P. Ningel, B. Zipfel, "Beam Experiments Concerning Damping of Quadrupole Oscillations in SIS12/18", GSI Arbeitsnotiz, Nov.2007
- [12] B. Zipfel, "Parameter und Filter für Strahlphasenregelung am SIS12/18", Rev. 0.9, GSI, 2006
- [13] Malik, B. Zipfel, "Summary of new Cavity Synchronisation Models and Results of Simulations", interne Arbeitsnotiz, GSI, 2006
- [14] B. Zipfel, H. Klingbeil, "Beam Phase Control Experiment", GSI interne Notiz, 2007
- [15] B. Zipfel, "Zusammenfassung Kavitäten-Synchronisation", GSI, 2005
- [16] B. Zipfel, "Phasendetektion für Signale unterschiedlicher Frequenz", GSI internal note, 2004

5.2. Weitere Veröffentlichungen

- [1] P. Moritz: "Bunchphasen-Timing-System BuTiS", Rev. 1.10, 2003
- [2] H. Klingbeil, "Digitale Kavitätensynchronisation", Rev. 1.30, GSI, 2005
- [3] H. Klingbeil, M. Emmerling, "Phasenregelung" Rev. 0.60, 2002
- [4] H. Klingbeil, M. Emmerling, "Gesamtkonzept Digitale Regelungen", Rev. 0.60, 2002
- [5] M. Kumm, "GSI MIL-Bus Test software for the SIS", Rev. 0.62, 2004
- [6] H. Klingbeil, M. Emmerling, "Phasenregelung" Rev. 0.60, 2002
- [7] LEIR am CERN: <http://project-leir-dsp-bc.web.cern.ch/project-leir-dsp-bc>
- [8] LHC Design Report: <http://ab-div.web.cern.ch/ab-div/Publications/LHC-DesignReport.html>
- [9] Dr. Fumihiko Tamura, Dr. SCHNASE, Alexander, Dr. YOSHII, Masahito, Dr. YAMAMOTO, Masanobu, Dr. NOMURA, Masahiro, Dr. OHMORI, Chihiro, Dr. HARA, Keigo, Dr. TAKAGI, Akira, Dr. ANAMI, Shozo, Dr. EZURA, Eizi,

Autor:	Datum:	Dateiname:	Version:	Seitenzahl:
M. Weß	08.06.2009	Abschlußbericht Inter-DDS-Kommunikation	1.0	12 von 13

"J-PARC Ring-RF Group - Development of LLRF control system for J-PARC
RCS"

Autor:	Datum:	Dateiname:	Version:	Seitenzahl:
M. Weiß	08.06.2009	Abschlußbericht Inter-DDS-Kommunikation	1.0	13 von 13